

GR 00 P 4121

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Albert Birner et al.

Applic. No. : 09/871,013

Filed : May 31, 2001

Title : Method for Making Electrical Contact with a
Rear Side of a Semiconductor Substrate During
its Processing

Examiner : W. David Coleman

Group Art Unit : 2823

10# Declaration
6/18/03
albn

D E C L A R A T I O N under 37 C.F.R. § 1.131

The undersigned Albert Birner, Martin Franosch, Matthias Goldbach, Volker Lehmann, and Jörn Lützen (hereinafter referred to as "Inventors") hereby declare:

The invention of the above-identified application was "reduced to practice" at least as early as one day prior to May 8, 2000.

The undersigned Inventors personally wrote and then submitted an Invention Disclosure (Erfindungsmeldung) on March 23, 2000. The Invention Disclosure described the invention as it was later disclosed in the above-identified patent application.

Enclosed, as corroborating evidence, are the pertinent pages of the Invention Disclosure (Erfindungsmeldung) of March 21, 2000, which substantiate that the undersigned Inventors invented and "reduced to practice" the claimed invention of

the instant patent application at least as early as one day prior to May 8, 2000.

The undersigned declare that all statements made herein of their own knowledge are true and that all statements made on information and belief are believed to be true; and further that these statements were made with the knowledge that willful false statements and the like so made are punishable by fine or imprisonment, or both, under 18 U.S.C. § 1001 and such willful false statements may jeopardize the validity of the application or any patent issued thereon.

Albert Birner
Albert Birner

5th of May 2003
Date

Martin Franosch
Matthias Goldbach
Matthias Goldbach

Date
5th of May 2003
Date

Volker Lehmann
Jörn Lützen
Jörn Lützen

Date
5th of May 2003
Date

the instant patent application at least as early as one day prior to May 8, 2000.

The undersigned declare that all statements made herein of their own knowledge are true and that all statements made on information and belief are believed to be true; and further that these statements were made with the knowledge that willful false statements and the like so made are punishable by fine or imprisonment, or both, under 18 U.S.C. § 1001 and such willful false statements may jeopardize the validity of the application or any patent issued thereon.

Albert Birner

Date

Martin Franosch

Martin Franosch

7th of May

Date

Matthias Goldbach

Date

Volker Lehmann

Date

Jörn Lützen

Date

the instant patent application at least as early as one day prior to May 8, 2000.

The undersigned declare that all statements made herein of their own knowledge are true and that all statements made on information and belief are believed to be true; and further that these statements were made with the knowledge that willful false statements and the like so made are punishable by fine or imprisonment, or both, under 18 U.S.C. § 1001 and such willful false statements may jeopardize the validity of the application or any patent issued thereon.

Albert Birner

Date

Martin Franosch

Date

Matthias Goldbach

Date



Volker Lehmann

5.6.2003

Date

Jörn Lützen

Date

Verträulich!

An
Siemens AG
bzw. Beteiligungsgesellschaft

ERFINDUNGSMELDUNG

Bitte verschlossen weitersenden!

Bereits vorab an ZT PA übermittelt per FAX
Wenn ja - bitte **u n b e d i n g t** ankreuzen!

Aktenzeichen der PA

00E 4162

Ich/Wir (Vor- und Nachname der/des Erfinder[s] - weitere Angaben und Unterschrift(en) letzte Seite)

Dr. Albert Birner, Dr. Matthias Goldbach, Hr. Martin Franosch,
Dr. Volker Lehmann, Dr. Jörn Lützen,

Anzahl der
Erfinder:

5

Datum der Ausfertigung:

21.03.2000

melde[n] hiermit die auf den folgenden Seiten vollständig beschriebene Erfindung mit der Bezeichnung:
Verfahren zur großflächig homogenen elektrischen Kontaktierung von halbleitenden Substraten

I. An Vorgesetzten der/des Erfinder[s]

Herrn/Frau Dr. Dirk Schumann

MP INN DD
(Dienststelle)

mit der Bitte, die nachstehenden Fragen zu beantworten:

a) Wann ging die Erfindungsmeldung bei Ihnen ein? →

b) Geht die Erfindung auf öffentlich geförderte Arbeiten zurück?

☒ nein ☐ ja, Vorhaben: _____

c) Gibt es ein zugehöriges internes FuE-Projekt?

☐ nein ☒ ja, Projekt: DRAM-Vorkol

Eingang am:

21.3.2000

D. Schumann

Ab Eingang läuft gesetzliche Frist!

Nur bei ZT-Erfindungen auszufüllen:

Projekt-Nr. _____ Titel: _____

Kerntechnologie: _____

☐ Entwicklungs-
projekt
☐ Forschungs-
projekt

im Interesse von Bereich: _____

Ansprechpartner: _____

d) Anmeldung wird empfohlen

☐ nein

☒ ja

Dringlichkeitsvermerk

~~erhöhter Dringlichkeit~~

Kosten trägt (Organisationseinheit): G66

☐ Die Erfindung betrifft nicht unser Interessengebiet. Es sind noch folgende
Dienststellen zu befragen: _____

Hummer

21.3.2000
(Datum)

D. Schumann
(Unterschrift des Vorgesetzten)

24. März 2000

II. Bitte wegen gesetzlicher Frist sofort weiterleiten

An
ZT PA (Patentabteilung)

Standort: _____
(z.B.: Mch/M, Erl/S, Bin/N, Khe/R)

zur weiteren Veranlassung.

Eingang am:

Hummer

23. März 2000

1. Welches technische Problem soll durch Ihren Fund gelöst werden?
2. Wie wurde dieses Problem bisher gelöst?
3. In welcher Weise löst Ihre Fund das angegebene technische Problem (geben Sie Vorteile an)?
4. Worin liegt der erfinderische Schritt?
5. Ausführungsbeispiel(e) der Fund.

Zu 1:

Mit der vorliegenden Erfindung sollen drei unterschiedliche Verfahren zur homogenen elektrischen Kontaktierung (Ohmscher Kontakt) von Prozesswafern beschrieben werden. Diese Kontaktierungsverfahren sind für elektrische und elektrochemische Prozesse an solchen Substraten wichtig, wenn sich eine Variation des kathodischen bzw. anodischen Potentials über das Substrat hinweg in einer inhomogenen Prozessführung bemerkbar macht bzw. diesen Prozess verhindert. Dabei kann es sich sowohl um galvanische Abscheidung auf das Substrat (Substrat auf kathodischem Potential), als auch um anodische Auflösung des Substrates (Substrat auf anodischem Potential) handeln. Im letzteren Fall bilden sich, bei geeignet gewählter Dotierung und Elektrolytzusammensetzung, bei niedrigem anodischen Potential Poren aus, und bei hohem anodischen Potential erzeugt man elektropolierte Flächen. Bei Silizium ist Porenbildung insbesondere für Deep-Trench Kondensatoren von GBit-DRAM-Speichern mit dem Ziel der Oberflächenvergrößerung der Trenchen geeignet. Dabei sind die sogenannten Mesoporen, mit Porendurchmessern im Bereich um 2-10 nm, besonders interessant. Am Anwendungsbeispiel eines manuellen Ätz-Tools, das für die Ätzung von solchen Mesoporen entwickelt wurde, sollen die Kontaktierungsvarianten erläutert werden.

Zu 2:

Dieses Problem kann bislang durch einen ganzflächigen, rückseitigen Elektrolytkontakt gelöst werden. Um eine über den Prozess-Wafer gleichmäßige Porenbildung zu erreichen, darf der Kontaktwiderstand des elektrischen Rückkontaktes nur unwesentlich über den Wafer schwanken. Das Verfahren des ganzflächigen Elektrolyt-Rückkontakts ist zum einen technisch bedeutend aufwendiger als die nachfolgend beschriebenen Varianten, und bringt gleichzeitig den Nachteil mit sich, dass die Substratrückseite ganzflächig von evtl. vorhandenen Isolatorschichten (SiO_2 , Si_3N_4 , poly-Silizium, etc.) befreit werden muss, bevor der elektrische Kontakt durch den Elektrolyten hergestellt werden kann. Je nach Prozessführung kann das ganzflächige Entfernen dieser Isolatorschichten nicht erwünscht sein. Zwei der nachfolgend gezeigten Varianten umgehen dies daher.

Zu 3:

Die Erfindung löst das technische Problem durch die unten angegebenen Kontaktierungsvarianten. Wir gehen in den Ausführungsbeispielen von einem Si-Prozess-Wafer aus, welcher homogen elektrisch kontaktiert werden soll. Es sind natürlich auch jegliche anderen Halbleitermaterialien möglich.

- a) flächiger Festkörperkontakt
- b) lokal begrenzter Festkörperkontakt durch metallische Nadeln
- c) lokal begrenzter Elektrolytkontakt

Zu 3a: flächiger Festkörperkontakt:

Dieser elektrische Kontakt kann durch eine leitfähige Platte erfolgen, wobei die direkte Verwendung von Metallen aus Kontaminationsgründen vermieden werden muss. In Betracht kommt daher eine hochdotierte Siliziumschicht (p^{++} bei Kontaktierung von p -Substraten) in Kombination mit einem metallischen Vakuum-Chuck. Diese Kombination kann dadurch hergestellt werden, dass man das Si-Substrat („Support-Wafer“ genannt) und den Chuck übereinander schichtet und mechanisch fixiert (vgl.

Ausführungsbeispiel Blatt 1/5 und 2/5) oder indem man direkt hochdotiertes Poly-Silizium auf einem metallischen Vakuum-Chuck abscheidet. Um den elektrischen Kontakt gleichmäßig herzustellen ist es wesentlich, den Anpressdruck über die Kontaktfläche konstant zu halten. Da Substrat und Support-Wafer nicht flächig zusammengepresst werden können (zu ätzendes Substrat muss zur Elektrolytseite hin zugänglich sein) ist dies nur durch Unterdruck (Vakuuman-saugung) möglich. Diese Ansaugung selbst wird dadurch gleichmäßig über die Scheibe, dass man die Oberfläche des hochdotierten Si-Support-Wafers strukturiert und mit einer MESA-Struktur (vgl. Ausführungsbeispiel Blatt 3/5) versieht. Der zu ätzende Prozeß-Wafer muss bei diesem Verfahren von sämtlichen rückseitigen Isolatorschichten befreit werden, so dass das p-Substrat offen liegt.

Zu 3b: lokal begrenzter Festkörperkontakt durch metallische Nadeln

Bei einer Kontaktierung mittels Metallnadeln brauchen rückseitige Isolatorschichten nicht entfernt zu werden. Die Nadelspitzen durchdringen diese ca. 1 µm tief und kontaktieren eine unter den Isolatorschichten aufgebrachte, sehr gut leitfähige Schicht, wodurch der gleichmäßige flächige Kontakt realisiert wird (vgl. Ausführungsbeispiele Blatt 4/5). Diese sehr gut leitfähige Schicht kann z. B. mittels Metallen, wie WSi, realisiert werden. Eine Kontamination kann durch eine diffusionshäm-mende Schicht, wie WN, verhindert werden. Die Kontaktierung kann durch Messung des Übergangswiderstands für die Nadeln einzeln oder durch paarweises Messen des Widerstands von Nadel zu Nadel elektrisch überprüft werden. Im äußeren Randbereich des Wafers sind rückseitig die Isolatorschichtdicken im-
egelfall deutlich reduziert, so daß dieser Bereich für die Kontaktierung mittels Nadeln und auch für das nachfolgend beschriebene Verfahren vorzuziehen wäre.

zu 3c: lokal begrenzter Elektrolytkontakt

Diese Kontaktierungsvariante funktioniert ähnlich wie diejenige in 3b, wobei anstatt Metallnadeln jedoch ein Elektrolyt verwendet wird. Zwei Dichtringe einer speziellen Rückseitenkontaktplatte (vgl. Ausführungsbeispiele Blatt 5/5) dienen dazu, den Kreisring auf der Scheibenrückseite zu definieren, an dem der Kontakt realisiert werden soll. Auf der Fläche dieses Kreisrings kann man die Isolatorschichten vor der eigentlichen elektrischen Kontaktierung mit einem Elektrolyten entfernen, indem man Standardätzlösungen durch diesen Bereich pumpt.

Auch in diesem Fall ist eine vergrabene, sehr gut leitfähige (metallische) Schicht notwendig (vgl. 3 b). Die geringeren Isolatorschichtdicken im äußersten Randbereich ermöglichen verkürzte Ätzzeiten bei der Entfernung dieser Schichten. Zusätzlich kann durch spezielle Halteklammern, z. B. bei der Nitrid- und Poly-Abscheidung bezweckt werden, daß die Dicke dieser Isolatorschichten weiter reduziert wird. Unter Berücksichtigung dieser Verbesserungsmöglichkeiten ist eine naßchemische Entfernung dieser Isolatorschichten in ca. 30-60 sec erzielbar.

Zu 4:

Der erfinderische Schritt liegt in der Möglichkeit, halbleitende Substrate im allgemeinen und Siliziumsubstrate im speziellen für elektrische und elektrochemische Verfahren, bei denen Ströme von einigen Ampere getrieben werden müssen, ganzflächig auf dasselbe elektrische Potenzial zu bringen und auch unter elektrischer Last auf demselben zu halten, und dabei entweder einen elektrischen Festkörperkontakt, unter Ausschluss von möglichen Partikeleinflüssen, oder einen lokal begrenzten Kontakt (Festkörper oder Elektrolyt), ohne die aufwendige ganzseitige Entfernung der rückseitigen Isolationsschichten, zu realisieren.

Zu 5:

In den Anlagen sind die Kontaktierungsvarianten am Beispiel eines manuellen Elektrochemie-Tools (Blatt 1/5, 2/5) näher erläutert. Dieses Tool besteht aus den Teilen

- Elektrodenhalter mit Gegenelektrode (Pt-Netz bzw. Pt-Platte)
- Ätzbecher mit einem Loch im Boden, durch das der zu ätzende Bereich der Produktscheibe freiliegt (Blatt 2/5)

- einer Grundplatte, welche den mechanischen und elektrischen Kontakt zur Produktscheibe herstellt.

Beispiele für den flächigen Festkörperkontakt: Kontaktscheibe (Blatt 1/5, 3/5)

Die wesentlichen Punkte der Kontaktscheibe, welche aus einer Siliziumscheibe hergestellt wurde, sind

- a) Verwendung eines hochdotierten Si-Support-Wafers (p^{++}), durch welchen beidseitig ohmsche Kontakte ermöglicht werden.
- b) Ätzung einer Mesastruktur an der Oberfläche des Support-Wafers, welcher mit der Produktscheibe in direkten Kontakt kommt. Auch eine beidseitige Ätzung dieser Struktur kann sinnvoll sein. Diese Mesastruktur kann durch eine einfache Kontaktlithographie hergestellt werden (vgl. Blatt 3/5) und in eine Maskenschicht aus SiO_2 oder Si_3N_4 übertragen werden. Die Mesastruktur selbst wird durch Plasmaätzen, oder durch nass-chemisches Ätzen (z.B. mit einer Lauge, wie KOH oder NH_4OH) hergestellt. Die quadratischen Kontaktstempel (Pyramidenstümpfe auf dem fertigen Support-Wafer) sind in einem hexagonalen Raster von $800\text{ }\mu\text{m}$ Gitterkonstante angeordnet, und haben selbst eine Kantenlänge im Bereich von $100\text{--}400\text{ }\mu\text{m}$. Durch Verringerung dieser Kantenlänge kann der Anpressdruck entsprechend erhöht werden, bis hin zu dem Extremfall, an dem man Kontaktspitzen erhält. Durch die große Gitterkonstante und die kleine Auflagefläche (ca. 10% der gesamten Waferfläche) wird es möglich, störende Einflüsse geringfügiger Unebenheiten des Produktwafers (Warp, Partikel, rauhe Rückseite) zu minimieren.
- c) Die Ansaugung erfolgt durch Vakuum lateral auf Höhe der Mesastruktur oder durch Löcher im Support-Wafer, welcher selbst auf einem Vakuum-Chuck liegt. Diese Löcher wurden in unserem Fall durch ein Laserschneidverfahren eingebracht. Dabei wurden Löcher in den Support-Wafer geschnitten, die einen Durchmesser von $500\text{ }\mu\text{m}$ haben.

Dieser Support-Wafer wird auf einem metallenen Vakuum-Chuck gehalten (durch das anliegende Vakuum an sich, geklemmt oder leitf. geklebt), welcher wiederum elektrisch kontaktiert wird. Je nach Dotierung der Produktscheibe kann es erforderlich sein, deren Rückseite durch eine Implantation oder eine Eindiffusion höher zu dotieren.

Als Alternative zu dieser Variante kann man auch einen metallenen Vakuum-Chuck mit einer Schicht aus Poly-Silizium versehen, so dass die entstandene Schichtabfolge obige elektrischen und geometrischen Eigenschaften besitzt. Als Reihenfolgen sind vorstellbar:

- a) Vakuum-Chuck mit hochdotiertem (p^{++}) Poly-Si einer Dicke von einigen Mikrometern überziehen. Anschließend MESA-Struktur gemäß oben angegebener Schritte in Poly-Schicht erzeugen
- b) Vakuum-Chuck mit MESA-Struktur an der Oberfläche herstellen und auf diese eine dünne, hochdotierte Poly-Schicht abscheiden.

Beispiel für einen lokal begrenzten Festkörperkontakt mittels metallischer Nadeln (Blatt 4/5)

Im Falle einer Kontaktierung mittels Metallnadeln (z. B. aus Wolfram) wird die Scheibenrückseite mit einer sehr gut leitfähigen Schicht (z. B. hochdotiertes Poly-Si oder Metallschicht + Haftvermittlerschicht) und einer Diffusionsbarriere, wie WN, versehen, ehe prozessbedingt die Isolatorschichten abgeschieden werden. Diese Isolatorschichten lassen sich nun von spitzen Metallnadeln durchdringen, so dass ein elektrischer Kontakt zur vergrabenen leitfähigen Schicht hergestellt wird. Hierzu kann man diese Metallspitzen in verschiedenen Geometrien anordnen, so dass z. B. nur der Scheibenrand (Blatt 4/5) oder die ganze Scheibe in einem regelmäßigen Raster kontaktiert wird.

Beispiel für einen lokal begrenzten Elektrolytkontakt (Blatt 5/5)

Bei dieser Kontaktierungsvariante wird ebenfalls mit einer vergrabenen, sehr gut leitfähigen Schicht gearbeitet. Die über dieser liegenden isolierenden Schichten werden z. B. in Form eines Kreisringes im Scheibenrandbereich geöffnet. Dazu kann man die in Blatt 5/5 gezeigte Rückseitenkontaktplatte (z. B. PP, CPVC, o. ä.) verwenden. Diese definiert den Kreisring durch zwei konzentrisch angeordnete

Dichtungsringe (z. B. Viton). Von zwei gegenüberliegenden Punkten aus ist der Bereich zwischen diesen Ringen durch Bohrungen in der Platte zugänglich gemacht. Auf diese Weise können Flüssigkeiten an dem einen Punkt in den Zwischenraum zwischen Scheibenrückseite, den beiden O-Ringen und der Vorderseite der Platte gedrückt werden und am gegenüberliegenden Punkt wieder abgesaugt werden. Führt man diese mit einer Ätzlösung aus einem Gemisch konzentrierter Salpetersäure (HNO_3) und Flußsäure (HF) durch, so werden die Isolatorschichten (z. B. Poly-Si, Si_3N_4 , SiO_2) entfernt. Den Endpunkt kann man dadurch definieren, dass bei entfernten Isolatorschichten der Übergangswiderstand zum Substrat einbricht. Anschließend kann der Zwischenraum mit $\text{di-H}_2\text{O}$ gespült werden und ein Elektrolyt eingefüllt werden, der weder die – jetzt lokal geöffnete – hochgradig leitfähige Schicht, noch die Isolatorschichten angreift. Mittels eines konzentrisch zu den O-Ringen angeordneten Platindrahtes kann nun über den Elektrolyten die elektrische Kontaktierung erfolgen. Nach Abschluss des Elektrochemie-Prozesses auf der Vorderseite des zu ätzenden Wafers muss der Elektrolyt aus dem Zwischenbereich entfernt, dieser Bereich mit deionisiertem H_2O gespült und anschließend mit N_2 trockengeblasen werden.

Alternativ kann die partielle rückseitige Freilegung der leitfähigen Schicht auch durch maskiertes Trockenätzen erfolgen. Hierbei deckt eine Maske die Scheibenrückseite, mit Ausnahme des Randbereiches, ab, wodurch die Isolationsschichten im äußersten Randbereich entfernt werden können.

6. Zur weiteren Erläuterung sind als Anlagen beigefügt:

5 Blatt der Darstellung eines oder mehrerer Ausführungsbeispiele der Erfindung;

Blatt zusätzliche Beschreibungen (z.B. Laborberichte, Versuchsprotokolle);

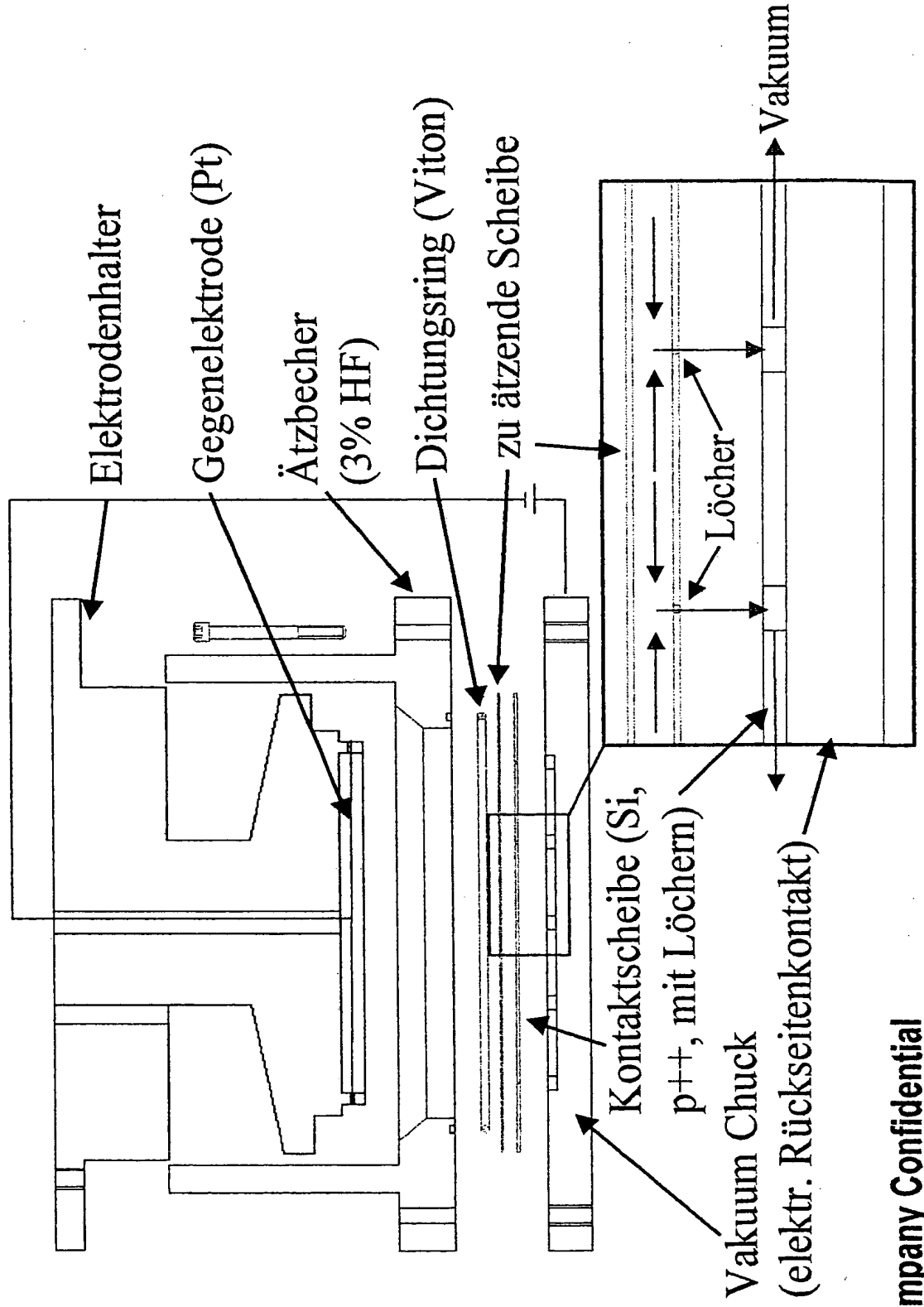
Blatt Literatur, die den Stand der Technik, von dem die Erfindung ausgeht, beschreibt; *)

sonstige Unterlagen (z.B. Disketten, insbesondere mit Zeichnungen der Ausführungsbeispiele):

*) Bitte Fotokopien oder Sonderdrucke aller zitierten Veröffentlichungen (Aufsätze vollständig; bei Büchern die relevanten Kapitel) mit vollständigen bibliographischen Daten beifügen.

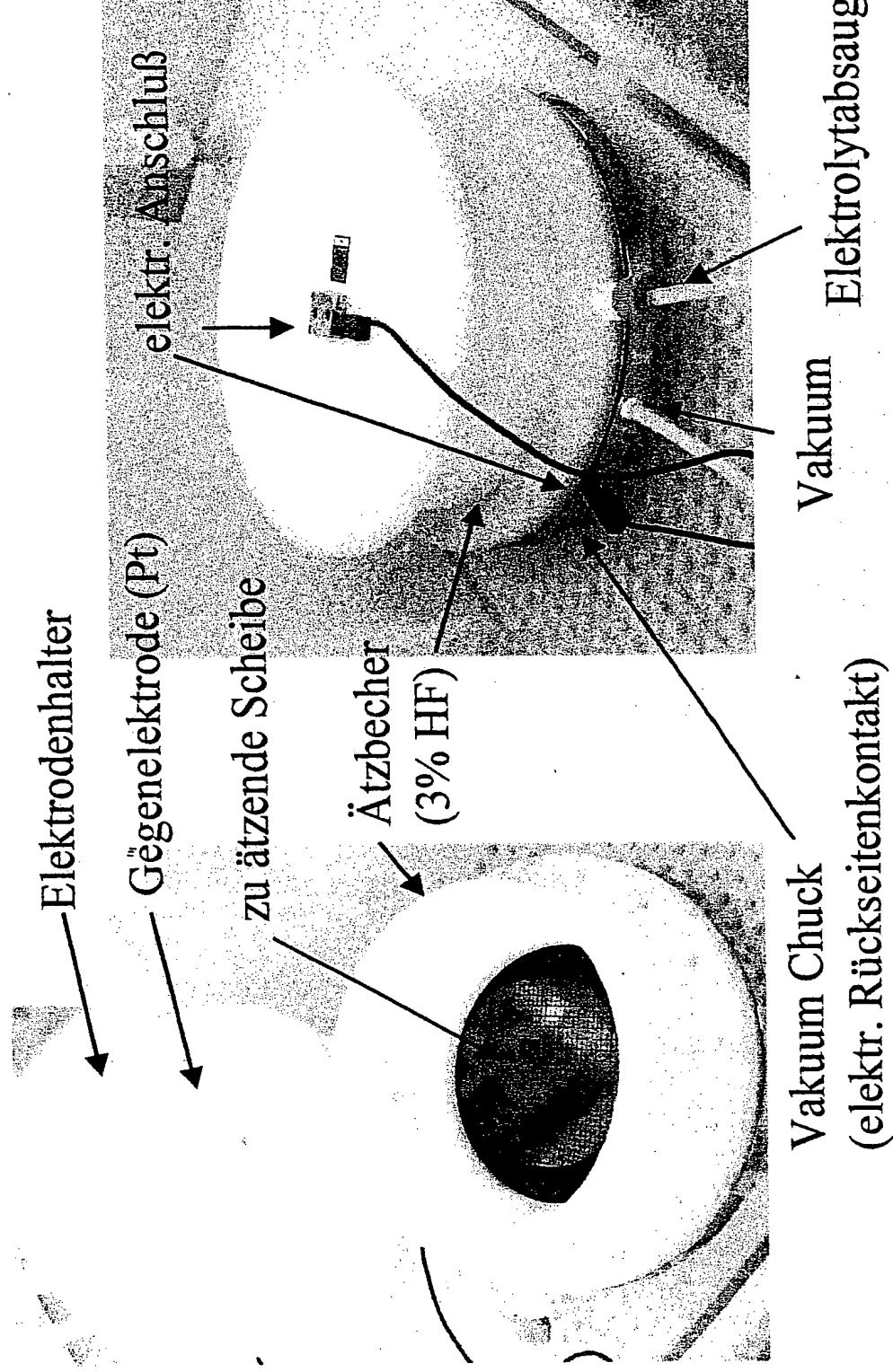
R&D-Tool für uniformes elektrochemisches Ätzen/Polieren/Abscheiden

Querschnittsdarstellung, Explosionszeichnung



Company Confidential

Elektrochemie-Tool für 8" Scheiben: Manueller Prototyp "ALMA"



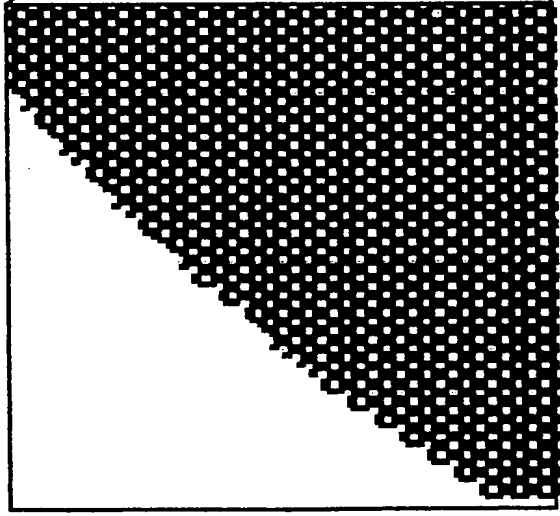
Gebaut von Fa. Reinraumtechnik Rotter, Dresden

Company Confidential

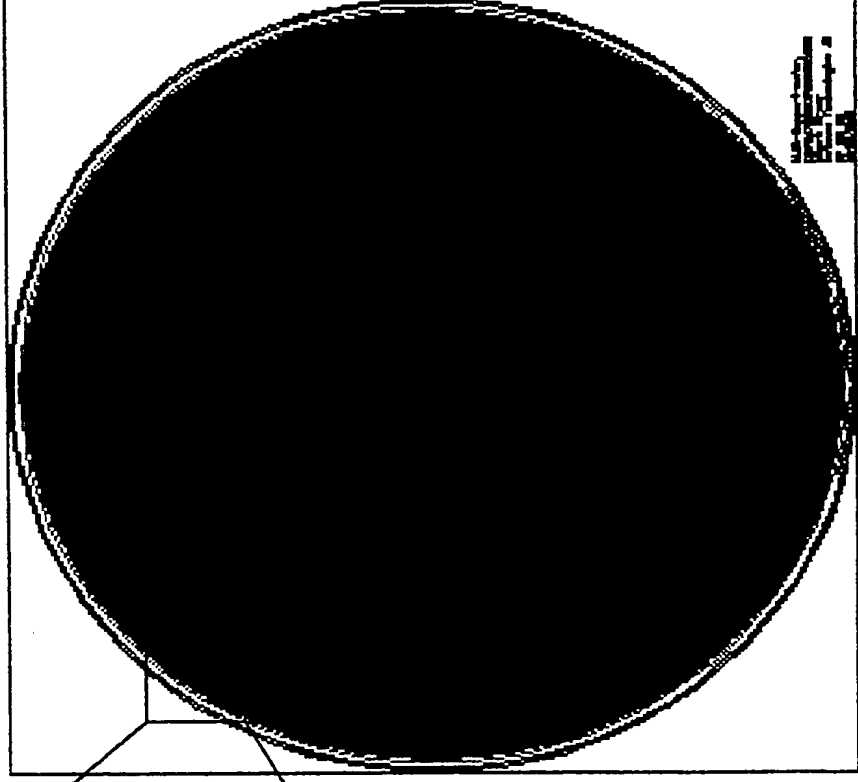
Kontaktwafer mit MESA-Oberflächenstruktur

(hexagonales Raster, pitch=800 μm , Kantenlänge=400 μm , edge exclusion=3 mm)

Ausschnitt



Belichtungsmaske für Kontaktwafer

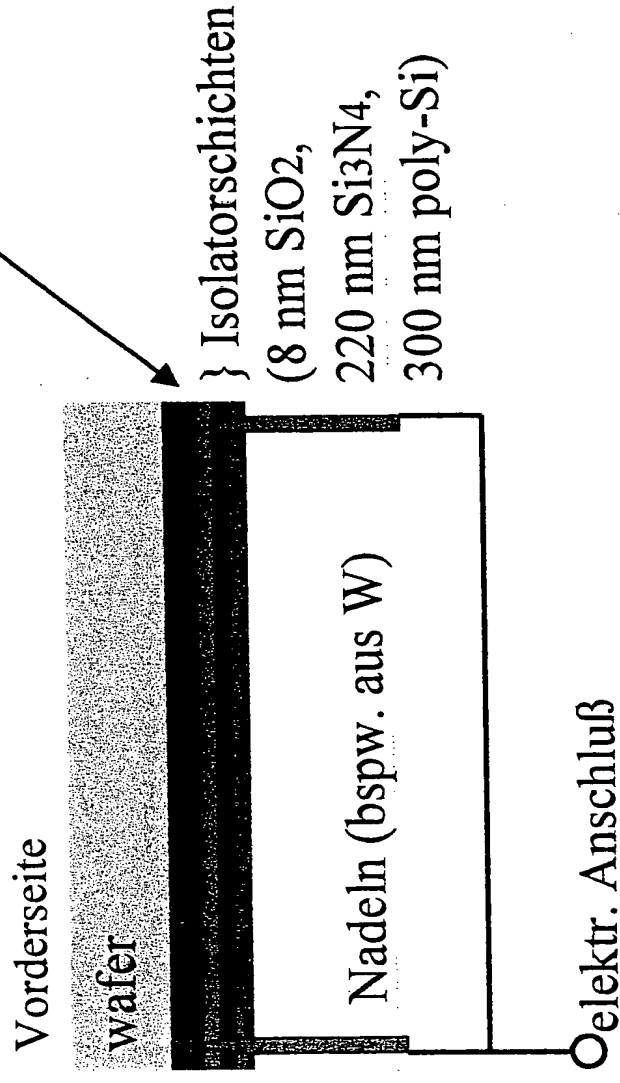


Bei der Prozessierung des Kontaktwafers werden die schwarzen Flächen zurückgeätzt, während die weißen unverändert bleiben.

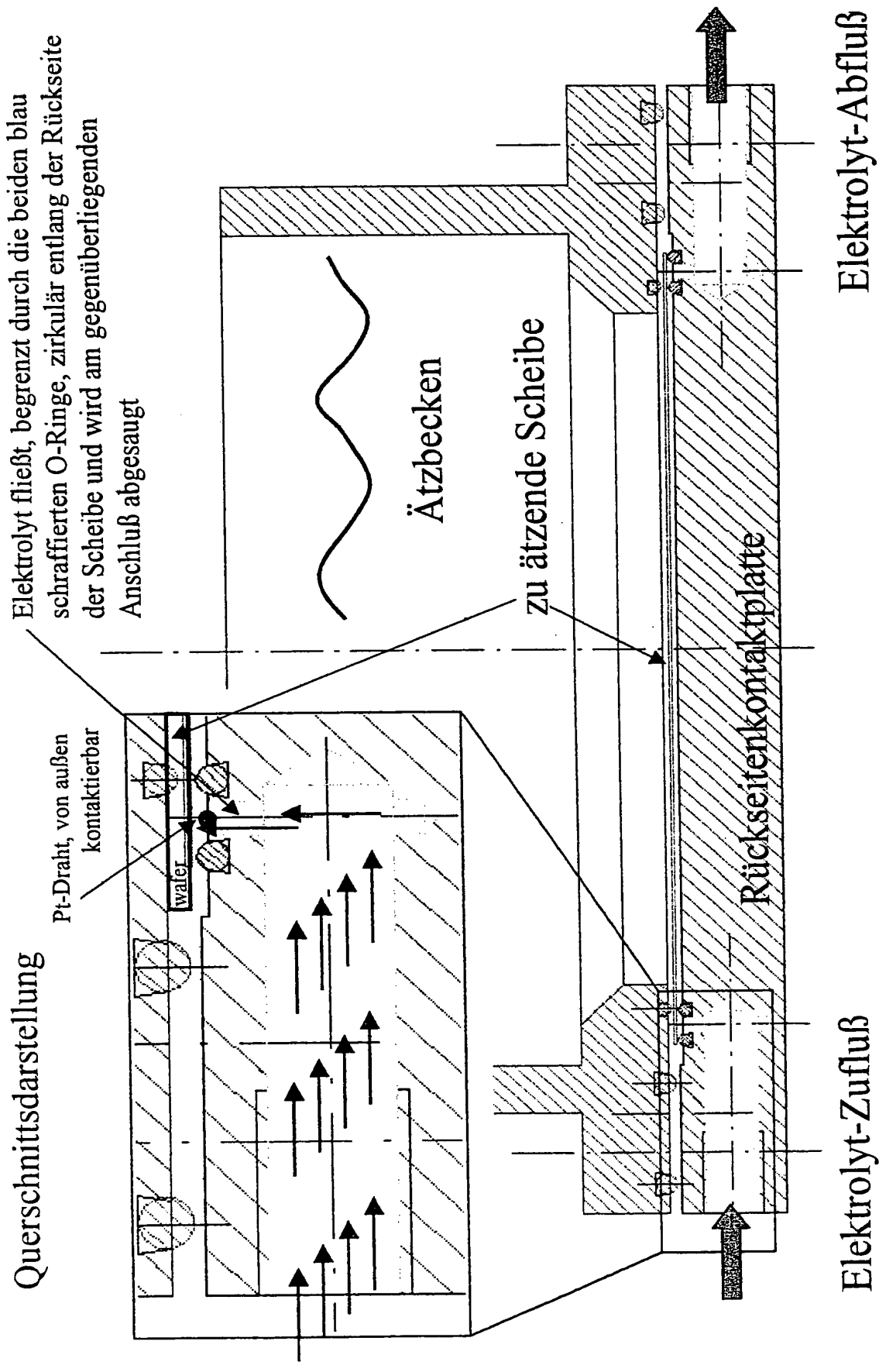
Elektrischer Rückseitenkontakt mittels Metallnadeln

Ziel: uniformer elektr. Kontakt trotz lokaler elektr. Kontaktierung

leitf. Schicht (bspw.: hochdot. Poly,
W/TiN, W/WN, W/WSi, WSi, WN)



Partieller Rückseitenkontakt mittels Elektrolyt



1. Which technical problem does your invention intend to solve?
2. How has this problem been solved heretofore?
3. In what way does your invention solve this technical problem (list the advantages)?
4. Of what does the inventive step consist?
5. Exemplifying embodiments of the invention.

1:

The present invention describes three different methods for the homogeneous conductive contacting (ohmic contact) of processing wafers. These contacting techniques are important for electrical and electrochemical processes on such substrates when a variation of the cathodic or anodic potential across the substrate manifests itself in a non-homogeneous procedure or prevents this process. Both galvanic deposition on the substrate (substrate at cathodic potential) and anodic dissolution of the substrate (substrate at anodic potential) can occur. In the latter case, given suitably selected doping and electrolyte composition, pores develop given low anodic potential, and electropolished surfaces are generated given high anodic potential. For silicon, pore formation is particularly suitable for deep trench capacitors of GBit DRAM memories with the purpose of enlarging the trench surfaces. Of particular interest are what are known as mesopores, which have diameters in the range of 2-10 nm. The contacting variants will be described below in the example of a manual etching tool which has been developed for etching such mesopores.

2:

It has long been possible to solve this problem by means of a back-side surface-wide electrolyte contact. In order to achieve a uniform pore formation across the process wafer, the contact resistance of the electrical backside contact is allowed to fluctuate only negligibly across the wafer. The method of surface-wide electrolyte backside contact is substantially more costly from a technical standpoint than the variants described below; furthermore, it has the disadvantage that the whole surface of the backside of the substrate must be cleared of whatever isolator layers (SiO_2 , Si_3N_4 ,

polysilicon, etc.) may exist before the electrical contact can be produced by the electrolytes. Depending on the procedure, surface-wide removal of these isolator layers may not be desirable. Therefore, two of the following variants avoid this step.

5 3: The invention solves the problem by means of the contacting variants described below. The exemplifying embodiments presuppose an Si process wafer which is to be homogeneously conductively contacted. Of course, any other semiconductor material can also be used.

10 a) surface-wide solid-state contact

b) locally limited solid-state contact by means of metallic needles

c) locally limited electrolyte contact

3a: Surface-wide contact:

15 This electrical contact can be realized by a conductive plate, whereby the direct utilization of metals must be avoided for reasons of contamination. One possibility is a high-dose silicon layer (p^{++} for contacting p substrates) in combination with a metallic vacuum chuck. This combination can be produced by layering the Si substrate ("support wafer") and the chuck on one another and mechanically fixing

20 them (cf. exemplifying embodiment page 1/5 and 2/5) or by depositing high-dose polysilicon directly on a metallic vacuum chuck. In order to produce uniform electrical contact, it is critical to keep the pressure constant across the contact surface. Because the substrate and the support wafer cannot be pressed together surface-wide (the substrate about to be etched must be accessible from the electrolyte side), this is

25 possible only by means of negative pressure (vacuum suction). This suction itself is uniform across the wafer, given that the surface of the high-dose Si support wafer has been structured and provided with a MESA structure (Exemplifying Embodiment – page 3/5). In this method, the process wafer about to be etched must be cleared of all backside isolator layers, so that the p substrate lies open.

30

3b: locally limited solid-state contact by means of metallic needles

For contacting by means of metallic needles, backside isolator layers need not be removed. The needle-points penetrate them to a depth of approx. 1 μm and contact an underlying highly conductive layer, whereby the uniform surface-wide contact is realized (Exemplifying Embodiments – page 4/5). This highly conductive layer can be realized by means of metals such as WSi. Contamination can be prevented by a layer such as WN which impedes diffusion. The contacting can be electrically checked by measuring the transition resistance for the needles individually or measuring the resistance from needle to needle in pairs. In the outer margin of the wafer on the back side, the isolator layer thicknesses are substantially reduced as a rule, and consequently this region would be preferable for contacting by means of needles as well as for the methods described below.

3c: locally limited electrolyte contact

This contacting variant functions similarly to that in Figure 3b, with the exception that an electrolyte is utilized instead of metallic needles. Two sealing rings of a special backside contact plate (Exemplifying Embodiments – page 5/5) serve to define the annulus on the backside of the wafer at which the contact is to be realized. On the surface of this annulus, the isolator layers can be removed by pumping standard etching solutions through this region prior to the actual conductive contacting with an electrolyte.

In this case also, a buried, highly conductive (metallic) layer is needed (3b). The smaller isolator layer thicknesses in the extreme margin region make possible shorter etch times for removing these layers. In addition, the thickness of these isolator layers can be further reduced with the aid of special retaining clips, for instance in nitride and poly deposition. In view of these enhancement possibilities, it is possible to achieve wet-chemical removal of these isolator layers in approx. 30-60 seconds.

4:

The inventive step consists in the ability to set to the same potential surface-wide, and to hold at this potential, even under electrical load, semiconductive substrates in

5 general and silicon substrates in particular, for electrical and electrochemical methods in which currents of several amperes must be driven, and thereby to realize either a conductive solid-body contact without the possibility of particle influences, or a locally limited contact (solid-body or electrolyte) without the expensive surface-wide removal of the backside isolation layers.

5:

10 The attachments lay out the contacting variants in the example of a manual electrochemistry tool (page 1/5, 2/5). This tool consists of the following parts:

- electrode retainer with counter-electrode (Pt-network or Pt-plate)
- Etching cup with a hole in the bottom through which the region of the product wafer about to be etched is accessible (page 2/5)
- a base plate which produces the mechanical and electrical contact to the product wafer.

15

Examples for the surface-wide solid-state contact: contact wafer (page 1/5, 3/5)

The essential points of the contact wafer that has been produced from a silicon wafer are:

- 20 a) Utilizing a high-dose Si support wafer (p^{++}) with which double-sided ohmic contacts are possible on both sides.
- b) Etching a mesa structure on the surface of the support wafer which comes in direct contact with the product wafer. It may also be useful to etch this structure on both sides. This mesa structure can be produced by a simple contact lithography process
- 25 (page 3/5) and transferred into a mask layer consisting of SiO_2 or Si_3N_4 . The mesa structure itself is produced by plasma etching or wet-chemical etching (e.g. with an alkali such as KOH or NH_4OH). The square contact stamps (truncated pyramids on the finished support wafer) are arranged in a hexagonal grid with a lattice constant of
- 30 800 μm and themselves have an edge length in the range between 100-400 μm . By reducing these edge lengths, the pressure can be increased accordingly, until the extreme case in which contact peaks are achieved. By means of the large lattice

constant and the small contact surface (approx. 10% of the overall wafer area), it is possible to minimize disturbing influences caused by slight unevennesses of the product wafer (warp, particles, rough backside).

5 c) The suction is achieved by a lateral vacuum on the level of the mesa structure or through holes in the support wafer, which lies on a vacuum chuck. These holes have been incorporated by a laser cutting technique. Holes with a diameter of 500 μm have been cut in the support wafer.

10 This support wafer is held on a metallic vacuum chuck (by the vacuum itself, by clamping, or by conductive glue), which is conductively contacted in turn. Depending on the dose of the product wafer, it may be necessary to increase the dose on its backside by implantation or in-diffusion.

15 As an alternative, a metallic vacuum chuck can be provided with a polysilicon layer such that the emerging layer sequence has the above described electrical and geometric characteristics. Possible sequences include:

a) Cover vacuum chuck with high-dose (p^{++}) poly-Si in a thickness of several micrometers. Create mesa structure in the poly-layer according to the above
20 described steps.

b) Produce a vacuum chuck with a mesa structure at the surface, and deposit a thin high-dose poly-layer on that.

Example of a locally limited solid-state contact by means of metallic needles (page
25 4/5)

In the case of contacting by means of metal needles (e.g. tungsten), the backside of the wafer is provided with a highly conductive layer (e.g. high-dose poly-Si or metal layer + primer layer) and a diffusion barrier such as WN before the isolator layers are deposited. These isolator layers can be penetrated by pointed metal needles, so that
30 conductive contact to the buried conductive layer is produced. To that end, these

metal points can be configured in different geometries, so that only the margin (page 4/5) or the whole wafer is contacted in a regular grid.

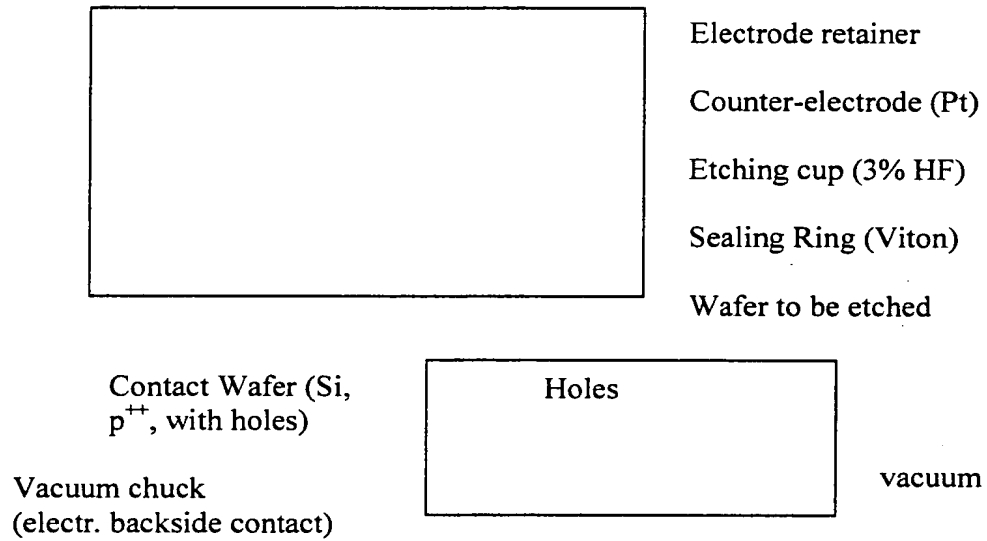
Example of a locally limited electrolyte contact (page 5/5)

- 5 This variant also involves a highly conductive buried layer. The overlying isolating layers are open at the wafer margin, for instance in the shape of an annulus. The backside contact plate (PP, CPVC, etc) can be utilized (represented on page 5/5). This defines the annulus by means of two concentric sealing rings (e.g. Viton). Boreholes in the plate make the region between these rings accessible from two
- 10 opposing points. That way, liquids can be pressed into the intervening space between the backside of the wafer, the two o-rings, and the front side of the plate at one point and sucked out again at the opposite point. When this is performed with an etching solution composed of a mixture of concentrated nitric acid (HNO_3) and hydrofluoric acid (HF), the isolator layers (e.g. poly-Si, Si_3N_4 , SiO_2) are removed. The endpoint is
- 15 defined as the breakdown of the transition resistance to the substrate upon the elimination of the isolator layers. Next, the intervening space can be flushed with di- H_2O , and an electrolyte can be poured in, which does not attack the highly conductive layer (which is locally open) or the isolator layers. The electrical contacting can now occur via the electrolytes by means of a platinum wire which is
- 20 disposed concentric to the o-rings. At the end of the electrochemical process on the front side of the wafer that is to be etched, the electrolyte must be removed from the intermediate region, and this region must be flushed with deionized H_2O and blow-dried with N_2 .
- 25 Alternatively, the partial backside clearing of the conductive layer can also be achieved by masked dry etching. There, a mask covers the wafer backside with the exception of the margin region, whereby it is possible to remove the isolation layers in the extreme margin region.

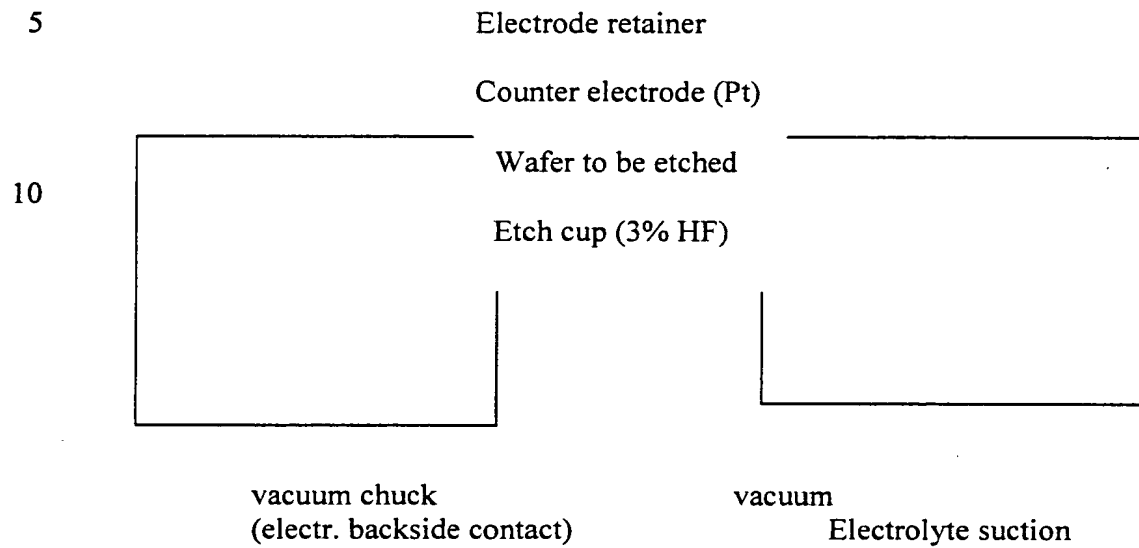
(1/5) R&D TOOL FOR UNIFORM ELECTROCHEMICAL
ETCHING/POLISHING/DEPOSITION

Cross-Section, Exploded View

5



(2/5) ELECTROCHEMISTRY TOOL FOR 8" WAFERS:
MANUAL PROTOTYPE "ALMA"

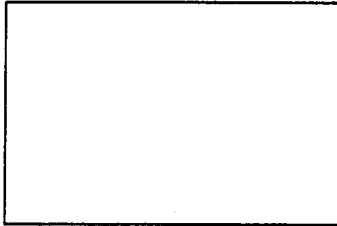


(3/5) CONTACT WAFER WITH MESA SURFACE STRUCTURE

(hexagonal grid, pitch=800 μm , edge length = 400 μm , edge exclusion = 3mm)

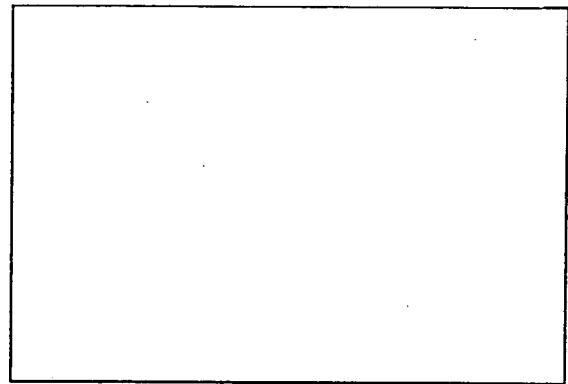
5

Section



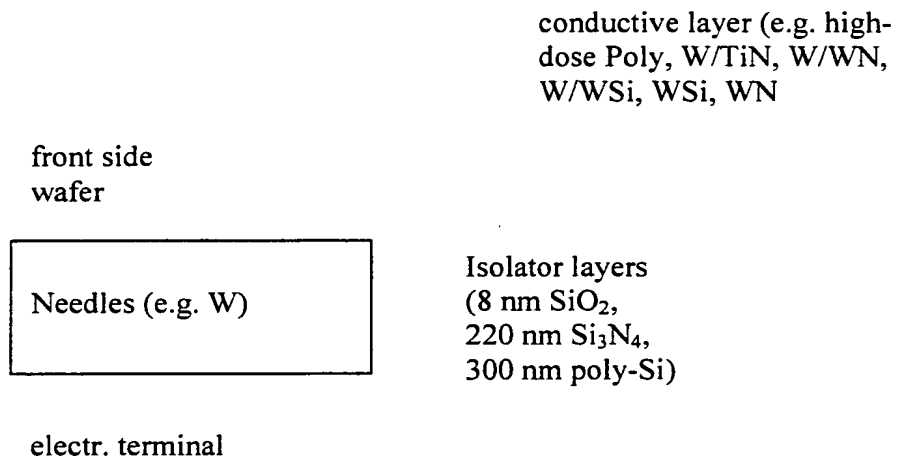
In the processing of the contact wafer, the black surfaces are etched back, while the white remain intact

Exposure mask for contact wafer



(4/5) ELECTRICAL BACKSIDE CONTACT BY MEANS OF METAL NEEDLES

Objective: uniform electr. contact despite local contacting



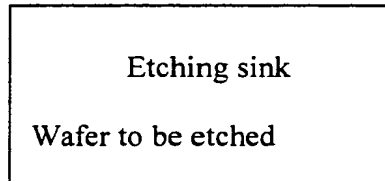
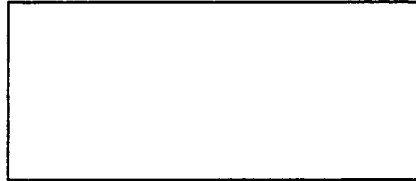
(5/5) PARTIAL BACKSIDE CONTACT BY MEANS OF ELECTROLYTE

5

Cross-section

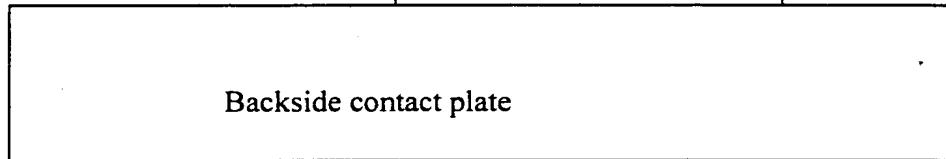
Pt wire, contactable
from outside

Electrolyte flows circularly along
the backside of the wafer, limited
by the two blue hatched O-rings,
and is sucked out at the opposite
terminal



Etching sink

Wafer to be etched



Backside contact plate

Electrolyte inflow

Electrolyte outflow